

Responsable du cours : Ph.D Ramzi ZOUAOUI

Section : LCE1 & LCS1

Module : Systèmes Logiques

Travaux Dirigés N4

Exercice 1 :

Réaliser à partir d'un bistable R-S synchrone puis avec un bistable J-K le système séquentiel S ayant trois entrées à niveau « A, I, et E » et une sortie Q et dont le fonctionnement est défini par la table de vérité suivante :

A	I	E	Q^+
0	0	0	Q
0	0	1	Q
0	1	0	Q
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	$\emptyset$
1	1	1	$\emptyset$

Exercice 2 :

Montrez comment réaliser une bascule synchrone AB dont la table de vérité est donnée ci-dessous, en utilisant une bascule RS synchrone et toute la logique nécessaire.

A	B	Q^+
0	0	Q
0	1	$\bar{Q}$
1	0	0
1	1	1

Dressez la table de vérité, simplifiez les équations et donnez le schéma de la bascule.

Exercice 3 :

1- Compléter le tableau suivant pour une bascule J-K

$Q \rightarrow Q^+$	J	K
$0 \rightarrow 0$		
$0 \rightarrow 1$		
$1 \rightarrow 0$		
$1 \rightarrow 1$		

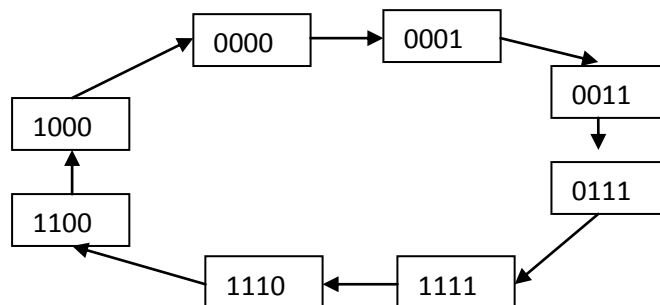
- 2- Réaliser un compteur synchrone modulo 16 à l'aide de quatre bascules J-K et des portes logiques.
- 3- Comment obtient-on un décompteur synchrone modulo 16 à partir du compteur réalisé en 2.
- 4- Donner un schéma complet du compteur-décompteur (considérer une entrée CD qui vaut 1 pour le décomptage et 0 pour le comptage).

Exercice 4 :

- 1- Quelle est la table de vérité d'une bascule J-K quand on relie J et K ?
- 2- Réaliser un compteur synchrone modulo 10 à l'aide de 4 bascules J-K avec 4 bascules J-K (J = K = T) et des portes logiques.

Exercice 5 :

- 1- Réaliser le compteur spécial synchrone suivant avec quatre bascules D



- 2- Visiblement, il faut initialiser le compteur dans un des états appartenant à l'ensemble des huit états du cycle de compteur. Que se passe-t-il si on initialise le compteur dans un état non permis par exemple l'état « 0101 » ?

Exercice 6 :

- 1- Réaliser, en utilisant des bascules J-K, un compteur synchrone à 3 bits Q_C Q_B Q_A qui effectue le cycle de comptage suivant : $Q_C Q_B Q_A = 000, 001, 010, 100, 000, \dots$
- 2- Déterminer l'évolution des états hors cycle de ce compteur.

Exercice 7 :

On se propose de réaliser un compteur /décompteur synchrone Modulo 16 fonctionnant au pas de 2.

- A chaque top d'horloge, le compteur/décompteur est incrémenté de 2 (modulo16) si $CD=0$ ou décrémenté de 2 (modulo16) si $CD=1$.
- Une entrée de commande CHAR asynchrone, active à l'état bas, permet le chargement de ce compteur/décompteur la valeur affichée sur les entrées e_3, e_2, e_1 et e_0 .
- Une deuxième entrée de commande RAZ, également asynchrone et active à l'état bas, permet la remise à zéro du compteur/décompteur.
- L'ordre de priorité des commandes est le suivant : Chargement (la plus prioritaire), Remise à zéro, comptage/décomptage.

On choisit à réaliser ce compteur/décompteur à l'aide des bistable T du type « Positive edge triggered » avec les entrées asynchrones Preset et Clear actives à l'état bas, des multiplexeurs une entrée d'adresse et des portes logiques ET (à 2 entrées), OU (à 2 entrées) et des inverseurs (à 1 entrées).

- On s'intéresse à la réalisation de la fonction de comptage/décomptage synchrone en étudiant séparément les deux fonctions de comptage et de décomptage.
- 1- Etablir la table de transition du compteur et donner les équations de T_i^C pour $i = 0$ à 3 des entrées synchrones des bascules T pour le comptage.
- 2- Etablir la table de transition du décompteur et donner les équations de T_i^D pour $i = 0$ à 3 des entrées synchrones des bascules T pour le décomptage.
- 3- Donner les équations des T_i pour $i = 0$ à 3 des entrées synchrones des bistables T pour le comptage/décomptage.
- 4- Proposer un schéma de câblage optimisé des entrées synchrones des bistables.

Exercice 8 :

On désire réaliser un compteur synchrone modulo **12** à rétrocouplage synchrone à l'aide de 4 bascules **D** et des portes logiques.

- 1- Etablir le tableau de transition d'états du compteur (noter Q_3, Q_2, Q_1 et Q_0 l'état du compteur avec Q_3 le bit le plus fort)
- 2- Donner les équations simplifiées par la méthode de Karnaugh des entrées D_3, D_2, D_1 et D_0 des quatre bistables.
- 3- Proposer un schéma de câblage optimisé des entrées synchrones des bistables en utilisant des inverseurs et des portes logiques ET/OU à 2 et 3 entrées.
- 4- Etudier le comportement du compteur s'il démarre d'une valeur hors cycle. Que pouvez-vous conclure ?

Exercice 9 :

On se propose de réaliser un compteur /décompteur synchrone **Modulo 14** fonctionnant au pas de **3**.

- A chaque top d'horloge, le compteur/décompteur est **incrémenté** de 3 (modulo14) si **CD=0** ou **décrémenté** de 3 (modulo14) si **CD=1**.

On choisit à réaliser ce compteur/décompteur à l'aide des bistable T du type « Positive edge triggered » avec les entrées asynchrones Preset et Clear actives à l'état bas et des portes logiques ET (à 2 entrées), OU (à 2 entrées) et des inverseurs (à 1 entrées).

- On s'intéresse à la réalisation de la fonction de comptage/décomptage synchrone en étudiant séparément les deux fonctions de comptage et de décomptage.
- 5- Etablir la table de transition du compteur et donner les équations de T_i^C pour $i = 0$ à 3 des entrées synchrones des bascules T pour le comptage.
- 6- Etablir la table de transition du décompteur et donner les équations de T_i^D pour $i = 0$ à 3 des entrées synchrones des bascules T pour le décomptage.
- 7- Donner les équations des T_i pour $i = 0$ à 3 des entrées synchrones des bistables T pour le comptage/décomptage.
- 8- Proposer un schéma de câblage optimisé des entrées synchrones des bistables.