

CHAPITRE 3

Les portes Logiques

Plan du Chapitre

- Objectif du chapitre
- Portes logiques élémentaires
- Portes logiques universelles
- Autres portes logiques
- Synthèse de circuits logiques

Objectif du chapitre

- Ce chapitre constitue une application pratique de l'algèbre de Boole développée dans le chapitre précédent. En effet il existe des composants électroniques, appelés portes logiques, qui permettent de réaliser toute fonction booléenne.
- Nous étudierons dans ce chapitre, les différents types de portes logiques, leurs symboles standard utilisés, ainsi que leurs chronogrammes qui sont des graphes d'évolution indiquant les relations entre les signaux d'entrée et ceux de sortie en fonction du temps.
- Nous terminons ce chapitre par la synthèse, à partir de portes logiques, de circuits logiques relatifs à un problème spécifique.

Portes logiques élémentaires

Les portes logiques élémentaires sont des composants électroniques qui permettent de réaliser les opérateurs logiques : ET, OU et inverseur

- *Porte ET (AND)*

Symboles logiques		Table de vérité			Equation
<i>Symbole Américain</i>	<i>Symbole Européen</i>	A	B	X	$X = A.B$
		0	0		
		0	1		
		1	0		
		1	1		

- *Porte OU (OR)*

Symboles logiques		Table de vérité			Equation
<i>Symbole Américain</i>	<i>Symbole Européen</i>	A	B	X	$X = A+B$
		0	0		
		0	1		
		1	0		
		1	1		

Portes logiques élémentaires

- Porte Inverseuse (NOT)

Symboles logiques		Table de vérité		Equation
<i>Symbole Américain</i>	<i>Symbole Européen</i>	A	X	$X = \text{not}(A) = \overline{A}$
		0		
		1		

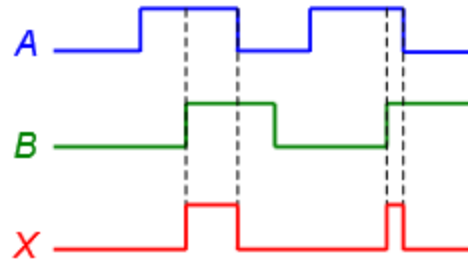
Il existe des portes logiques ET et des portes OU à plus de deux entrées. Le tableau suivant montre la table de vérité des portes ET et OU à trois entrées.

Entrées			Porte ET	Porte OU
A	B	C	$X=A.B.C$	$X=A+B+C$
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Table de vérité des portes ET et OU à trois entrées

Chronogramme

Un chronogramme est un diagramme montrant l'évolution des entrées et des sorties en fonction de temps. Voici par exemple ce à quoi pourrait ressembler un chronogramme de la porte ET

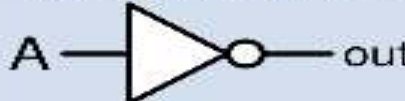


Exemple de chronogramme d'une porte ET à deux entrées

Ce chronogramme est un chronogramme **idéal**, qui **ne tient pas compte du retard** de la sortie par rapport aux entrées. En effet, un signal logique qui traverse un circuit numérique subit toujours **un retard** caractérisé par le **temps de propagation**.

Exploration :Réalisation d'un circuit logique

On appelle circuit logique (ou circuit combinatoire) un ensemble de portes logiques reliées entre elles pour décrire une expression algébrique.

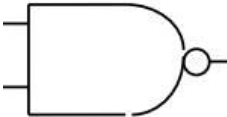
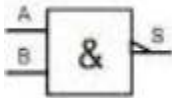
Type	Description	Schéma universel	Formule booléenne (cf. lexique)	Table de vérité (cf. lexique)		
Porte à 1 entrée « A » et 1 sortie « S »						
NOT	Le NLS est l'inverse du niveau logique d'entrée.		$S = \bar{A}$	Etat de A	Etat de S	
				0	1	
				1	0	
Portes à 2 entrées (« A » et « B ») et 1 sortie « S »						
OR	Si une des 2 entrées est à 1 (ou les 2), le NLS est à 1 aussi		$S = A + B$	Etat de A	Etat de B	Etat de S
				0	0	0
				0	1	1
				1	0	1
				1	1	1
NOR (NOT OR)	C'est l'opposé de la porte « OR », si aucune des entrées ne sont à 1, le NLS est à 1 aussi		$S = \overline{A + B}$	Etat de A	Etat de B	Etat de S
				0	0	1
				0	1	0
				1	0	0
				1	1	0
AND	Si les 2 entrées sont à 1 alors le NLS est à 1		$S = A . B$	Etat de A	Etat de B	Etat de S
				0	0	0
				0	1	0
				1	0	0
				1	1	1
NAND (NOT AND)	C'est l'opposé de la porte « AND », si les 2 entrées ne sont pas à 1, le NLS est à 1		$S = \overline{A . B}$	Etat de A	Etat de B	Etat de S
				0	0	1
				0	1	1
				1	0	1
				1	1	0
XOR	Si seulement une seule des entrées est à 1, le NLS est à 1 aussi		$S = A \oplus B$	Etat de A	Etat de B	Etat de S
				0	0	0
				0	1	1
				1	0	1
				1	1	0
XNOR	Si les 2 entrées ont le même état, le NLS est à 1		$S = \overline{A \oplus B}$	Etat de A	Etat de B	Etat de S
				0	0	1
				0	1	0
				1	0	0
				1	1	1

Portes logiques universelles

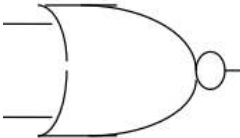
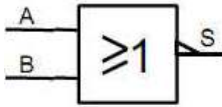
Outre que les portes logiques élémentaires, il existe des portes, appelées portes logiques universelles telles que les portes **NON-ET** et **NON-OU**.

Les portes NON-ET et NON-OU sont qualifiées d'opérateurs complets, car toute fonction logique peut être réalisée à partir d'une combinaison d'un seul type de ces portes.

- Porte NON-ET (NAND)

Symboles logiques		Table de vérité			Equation
<i>Symbole Américain</i>	<i>Symbole Européen</i>	A	B	X	
		0	0		$X = \overline{A.B}$
		0	1		
		1	0		
		1	1		

- Porte NON-OU (NOR)

Symboles logiques		Table de vérité			Equation
<i>Symbole Américain</i>	<i>Symbole Européen</i>	A	B	X	
		0	0		$X = \overline{A+B}$
		0	1		
		1	0		
		1	1		

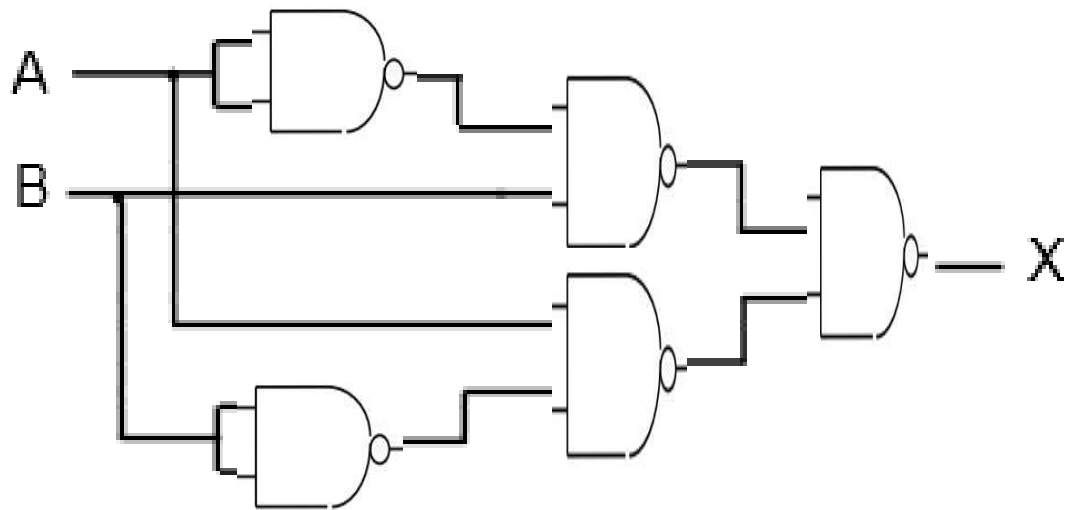
Universalité des portes NON-ET, NON-OU

Les portes NON-ET et NON-OU sont utilisées pour générer n'importe quelle fonction logique. On dit qu'elles sont des portes complètes ou universelles. Pour réaliser le circuit logique d'une fonction X quelconque à partir d'un seul type de portes, soit NON-ET soit NON-OU, on doit appliquer **une double inversion**, puis le théorème de Morgan à l'expression de X de manière à retrouver l'expression appropriée. On peut effectuer **autant de doubles inversions qu'il est nécessaire**.

:

a/ Utilisation de portes NON-ET pour réaliser une fonction OU exclusif XOR

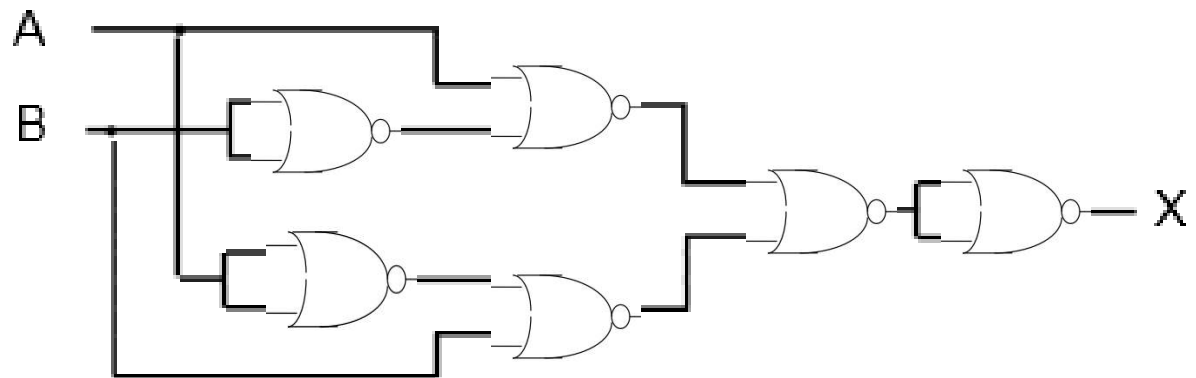
$$X = \overline{A} \cdot B + A \cdot \overline{B} = \overline{\overline{\overline{\overline{A} \cdot B + A \cdot \overline{B}}}} = \overline{\overline{A} \cdot \overline{B} \cdot A \cdot B}$$



Circuit logique avec des portes NON-ET

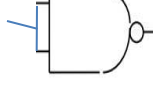
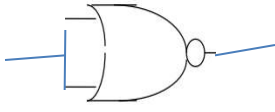
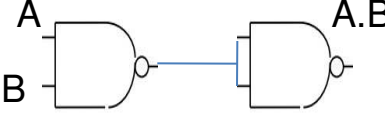
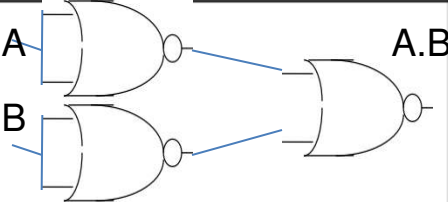
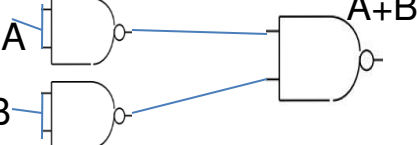
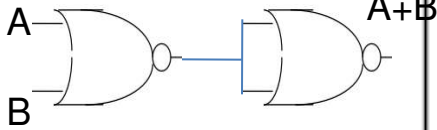
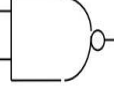
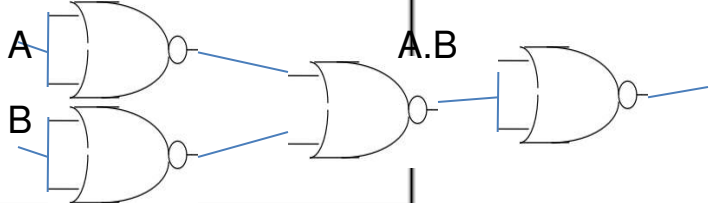
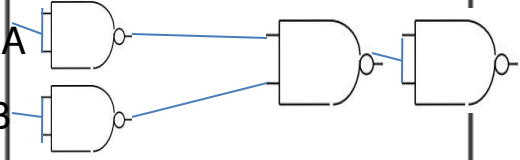
b/ Utilisation de portes NON-OU :

$$\begin{aligned} X &= \overline{A}B + A\overline{B} = \overline{\overline{\overline{A}B + A\overline{B}}} = \overline{\overline{A}B} \cdot \overline{A\overline{B}} \\ &= \overline{(A + \overline{B})} \cdot \overline{(\overline{A} + B)} = \overline{(A + \overline{B}) + (\overline{A} + B)} = \overline{\overline{A + \overline{B}} + \overline{\overline{A} + B}} \end{aligned}$$

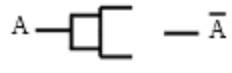
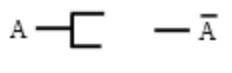
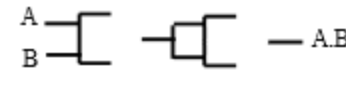
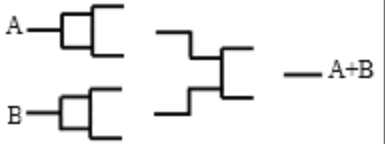
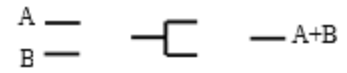
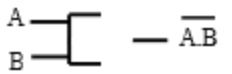
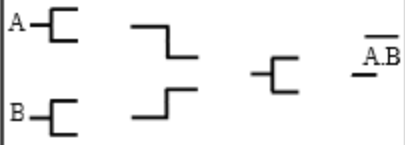
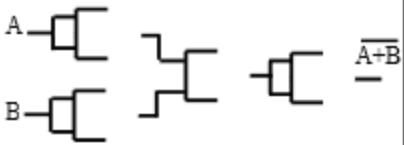
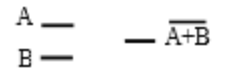


Circuit logique avec des portes NON-OU

Le tableau ci-dessous représente les circuits équivalents de portes logiques réalisées à partir de portes NON-ET ou de portes NON-OU

PORTES	CIRCUITS EQUIVALENTS AVEC DES PORTES NON-ET	CIRCUITS EQUIVALENTS AVEC DES PORTES NON-OU
INVERSEUR 		
ET 		
OU 		
NON-ET 		
NON-OU 		

Le tableau ci-dessous représente les circuits équivalents de portes logiques réalisées à partir de portes NON-ET ou de portes NON-OU

PORTES	CIRCUITS EQUIVALENTS AVEC DES PORTES NON-ET	CIRCUITS EQUIVALENTS AVEC DES PORTES NON-OU
INVERSEUR 		
ET 		
OU 		
NON- ET 		
NON- OU 		

*Equivalences de portes logiques à partir de portes
NON-ET ou de portes NON-OU*

Autres portes logiques

Deux autres circuits logiques interviennent souvent dans les systèmes numériques sont les portes OU-exclusif et NI-exclusif.

Porte OU exclusif (XOR)

Symboles logiques		Table de vérité			Equation
<i>Symbole Américain</i>	<i>Symbole Européen</i>	A	B	X	$X = A \oplus B$ $= \overline{A}.B + A.\overline{B}$
		0	0		
		0	1		
		1	0		
		1	1		

Porte Ni exclusif (XNOR)

Symboles logiques		Table de vérité			Equation
<i>Symbole Américain</i>	<i>Symbole Européen</i>	A	B	X	$X = \overline{A \oplus B}$ $= \overline{A}.B + A.\overline{B}$
		0	0		
		0	1		
		1	0		
		1	1		

Synthèse de circuit logique

La synthèse d'un circuit logique relatif à un problème doit suivre les étapes suivantes :

- Préparer la table de vérité relative à l'énoncé du problème.
- Déterminer la forme algébrique de l'expression logique de sortie.
- Simplifier cette expression en utilisant le diagramme de Karnaugh ou les théorèmes de l'algèbre de Boole. La simplification algébrique de la fonction de sortie entraîne une diminution du nombre des composants de l'assemblage final.
- A partir de cette expression simplifiée, on peut construire le circuit logique.

Application

Déterminer le circuit logique à trois entrées A B C de façon que la sortie X soit Haute quand au moins deux entrées sont à l'état Haut.

- Réponse : La table de vérité est la suivante :

A	B	C	X
0	0	0	
0	0	1	
0	1	0	
0	1	1	1
1	0	0	
1	0	1	
1	1	0	
1	1	1	

$$\text{Donc } X = \overline{A}.B.C + A.\overline{B}.C + A.B.\overline{C} + A.B.C$$

Cette expression peut être simplifiée à l'aide du diagramme de Karnaugh suivant:

	$\overline{A}.B$	$A.\overline{B}$	$A.B$	$A.\overline{B}$
$\overline{C}$	0	0	1	0
C	0	1	1	1

On déduit l'expression simplifiée de X :

$$X =$$